

DIALOG(R) File 347:JAPIO
(c) 2000 JPO & JAPIO. All rts. reserv.

02733732 **Image available**
ELECTRON BEAM GENERATING APPARATUS AND ITS DRIVING METHOD

PUB. NO.: 01-031332 [J P 1031332 A]
PUBLISHED: February 01, 1989 (19890201)
INVENTOR(s): SUZUKI HIDETOSHI
 NOMURA ICHIRO
 TAKEDA TOSHIHIKO
 KANEKO TETSUYA
 SAKANO YOSHIKAZU
 YOSHIOKA SEISHIRO
 YOKONO KOJIRO
APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP
 (Japan)
APPL. NO.: 62-186650 [JP 87186650]
FILED: July 28, 1987 (19870728)
INTL CLASS: [4] H01J-029/48; H01J-001/20; H01J-037/06
JAPIO CLASS: 42.3 (ELECTRONICS -- Electron Tubes); 41.3 (MATERIALS --
 Semiconductors); 44.6 (COMMUNICATION -- Television); 44.9
 (COMMUNICATION -- Other)
JAPIO KEYWORD: R003 (ELECTRON BEAM)
JOURNAL: Section: E, Section No. 761, Vol. 13, No. 218, Pg. 162, May
 22, 1989 (19890522)

ABSTRACT

PURPOSE: To make it possible to align many electron emitting elements and drive them by arranging plural electron emitting elements in a two dimensional matrix, electrically connecting each other the terminals on the same side of all elements in a same column and applying a voltage to them.

CONSTITUTION: Plural electron emitting elements ES are aligned in n lines and m columns. The terminals of adjoined electron emitting elements aligned in a line direction are electrically connected to each other and those on the same side of all electron emitting elements in a same column aligned in a column direction are also electrically connected to each other. By this aligning method, it is possible to align more elements than in case of connecting the right and left terminals of all elements in a same column to each other with one line respectively. A needed voltage is applied between the terminals on both sides of the element of an arbitrary column in electron emitting elements in this alignment to drive them. Thus, it is possible to drive easily the apparatus in the caption by a line successive scanning method to conduct successively this operation to next adjoining column.

DIALOG(R)File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

007815078 **Image available**

WPI Acc No: 1989-080190/198911

Electron beam generator device - makes two dimensional matrix arrangement
electron emission devices on substrate NoAbstract Dwg 2/5

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 1031332	A	19890201	JP 87186650	A	19870728	198911 B

Priority Applications (No Type Date): JP 87186650 A 19870728

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 1031332	A		7		

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭64-31332

⑪ Int.Cl.¹

識別記号

庁内整理番号

⑬ 公開 昭和64年(1989)2月1日

H 01 J 29/48
1/20
37/06

7301-5C
6722-5C
Z-7013-5C

審査請求 未請求 発明の数 2 (全7頁)

⑭ 発明の名称 電子線発生装置およびその駆動方法

⑮ 特 願 昭62-186650

⑯ 出 願 昭62(1987)7月28日

⑰ 発 明 者	鱈	英	俊	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	野	村	一 郎	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	武	田	俊 彦	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	金	子	哲 也	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	坂	野	嘉 和	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	吉	岡	征 四 郎	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 発 明 者	横	野	幸 次 郎	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 出 願 人	キヤノン株式会社			東京都大田区下丸子3丁目30番2号	
⑰ 代 理 人	弁理士 渡辺 徳廣				

明 細 書

1. 発明の名称

電子線発生装置およびその駆動方法

2. 特許請求の範囲

(1) 基板上に複数の電子放出素子を2次元的に行列状に配設し、行方向に配列された隣接する電子放出素子の対向する端子同士を電気的に結線するとともに、列方向に配列された同一列上の全電子放出素子の同じ側の端子同士を電気的に結線してなることを特徴とする電子線発生装置。

(2) 基板上に複数の電子放出素子を2次元的に行列状に配設し、行方向に配列された隣接する電子放出素子の対向する端子同士を電気的に結線するとともに、列方向に配列された同一列上の全電子放出素子の同じ側の端子同士を電気的に結線してなり、前記列方向の複数の電子放出素子は2列以上の m 列にわたって設けられ、その電気的な結線が $m+1$ 本の電極で取り出され、前記 m 列の電子放出素子群のうちの任意の x 列目を駆動するの

に、 $1 \sim x$ 本目の電極には共通の電位 V_1 を印加し、 $x+1 \sim m+1$ 本目の電極には前記電位 V_1 と異なる共通の電位 V_2 を印加することを特徴とする電子線発生装置の駆動方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は電子線発生装置およびその駆動方法に関し、特に表面伝導形放出素子もしくはこれと類似の電子放出素子を多数個用いた電子線発生装置の改良およびその駆動方法に関する。

〔従来の技術〕

従来、簡単な構造で電子の放出が得られる素子として、例えば、エム アイ エリクソン(M. I. Elinson)等によって発表された陰極素子が知られている。〔ラジオ エンジニアリング エレクトロン フィジックス(Radio Eng. Electron. Phys.) 第10巻、1290~1296頁、1965年〕

これは、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するもので、一般には表面伝導

また、第二の発明は、基板上に複数の電子放出素子を2次元的に行列状に配設し、行方向に配列された隣接する電子放出素子の対向する端子同士を電気的に結線するとともに、列方向に配列された同一列上の全電子放出素子の同じ側の端子同士を電気的に結線してなり、前記列方向の複数の電子放出素子は2列以上の m 列にわたって設けられ、その電気的な結線が $m+1$ 本の電極で取り出され、前記 m 列の電子放出素子群のうちの任意の x 列目を駆動するのに、 $1 \sim x$ 本目の電極には共通の電位 V_1 を印加し、 $x+1 \sim m+1$ 本目の電極には前記電位 V_1 と異なる共通の電位 V_2 を印加することを特徴とする電子線発生装置の駆動方法である。

具体的には、基板上に複数の電子放出素子を2次元的に行列状に設け、行(x)方向に関しては、隣接する素子の対向する端子同士を電気的に結線するとともに、列(y)方向に関しては、同一列上の全素子について同じ側の端子同士を電気的に結線してなる電子線発生装置において、前記

列方向の複数の電子放出素子は、2以上の m ($m \geq 2$) 列にわたって設けられ、前記電気的な結線が $E_1 \sim E_{m+1}$ の $m+1$ 本の電極で取り出されており、前記 m 列の電子放出素子群のうち、任意の x 列目を駆動するのに ($1 \leq x \leq m$)、 $E_1 \sim E_x$ の x 本の電極には共通の電位 V_1 を印加し、 $E_{x+1} \sim E_{m+1}$ の $m-x+1$ 本の電極には共通の電位 V_2 を印加する ($V_1 \neq V_2$) ことを特徴とする電子線発生装置およびその駆動方法である。

【作用】

本発明の電子線発生装置は、基板上に複数の電子放出素子を2次元的に行列状に配設し、行方向に配列された隣接する電子放出素子の対向する端子同士を電気的に結線するとともに、列方向に配列された同一列上の全電子放出素子の同じ側の端子同士を電気的に結線してなるので、従来は各列毎に電子放出素子の配線を共通化していたのに対し、本発明の場合は隣接する2列間の配線を共通化し、多数の素子を微細なピッチで配列することが可能である。また、電極間の配線容量も大由に

小さくできるために駆動も容易になる。

【実施例】

以下、図面に示す実施例に基づいて本発明を詳細に説明する。

実施例1

第1図は本発明の電子線発生装置の一実施例を示す配線図である。同図は、表面伝導形放出素子を $m \times n$ 個 ($m=7$, $n=11$) 配した電子線発生装置を示す。図から明らかなように、従来は各列毎に配線を共通化していたのに対し、本発明の場合は隣接する2列間の配線を共通化している。

すなわち、従来、 m 列の素子を配線するのに $2m$ 本の電極で行なっていたのに対し、本発明では $m+1$ 本の電極で行なうことを特徴としている。

本発明の方式によれば、従来と同じ素子を用いながら、より多数の素子を微細なピッチで配列することが可能である。従来、素子列と素子列の間には配線のために ($2 \times d_1 + d_2$) の巾が必要であったが、本発明の場合に必要な巾は d_2 である。

もし、一列あたりの素子数が同じ場合なら、一列単位の列順次駆動の場合、電極に流れる電流は同じであるから、 $d_2 = d_1$ であればよく、列間ピッチを ($2 \times d_1 + d_2$) - $d_1 = d_1 + d_2$ だけ小さくすることができる。

第1図の実施例では、ほぼ同じ面積の従来の第5図の方式と比較して、行方向と列方向の両方とも配線ピッチを小さくすることができる。第5図の場合、列方向には $n=8$ 個の素子が配列されているが、第1図では $n=11$ 個が配列されている。したがって、電極巾として、 d_2 は $d_1 \times 11/8$ あればよいが、本実施例では余裕をみて、 $d_2 = 5/3 d_1$ ($> 11/8 d_1$) としている。一方、行方向についても、第5図では $m=6$ であるが、第1図の実施例では $m=7$ に増やすことができる。

次に、上記実施例の駆動方法について説明する。第1図の装置において、任意の x 列目 ($1 \leq x \leq m$) を駆動するためには、電極 $E_1 \sim E_{x+1}$ に対して

目の走査では、前記駆動方法の説明における①の方法、2回目の走査では②の方法が用いられ、以下これが交互にくり返されることとなる。

実施例2

次に、本発明の第二の実施例を第3図に示す。本実施例は、基本構成としては第1図の例と同様のものであるが、偶数列と奇数列の素子の配列が半ピッチ分ずらせてある点異なる。

本実施例は、特に、TV受像機分野では公知のインターレース方式に適したものである。すなわち、たとえば、フラットCRTなどに適用した時、奇数列(1,3,5,...列)と偶数列(2,4,6,...列)を交互に走査することにより、ちらつきの少ない画像表示を行なうことができる。この場合、前記第2図の走査回路を若干変更する必要がある。即ち、バッファードライバ80の信号入力端子($i_1 \sim i_{m+1}$)の前にラッチを一段設け、該ラッチをシフトレジスタの1/2周波数のクロックで駆動すれば、所望のインターレース走査が可能となる。

また、これ以外にも素子の配列の方法にはバリエーションが可能で、要するに、その応用目的にあわせて最適の配列を行なえばよい。

たとえば、第4図に示すように、同一基板上に2種以上の電子線を配列してもよく(第4図中、 ES_1 と ES_2 は素子の形状や電子放出特性が異なる。)、また配列のピッチを部分的に変えたり、場合によっては複数の素子を直列接続したり、必要に応じて、電極の間隔を変えたりすることも可能である。

また、使用される電子放出素子も、表面伝導形放出素子をはじめとして、Pn接合を用いたもの、MIM構造を有するもの等であってもよい。

尚、上記の説明では、線順次走査方式の表示装置への応用を主眼においたため、1列ずつ駆動する場合を説明したが、本発明の駆動はこれ等に限定されるものではなく、任意の列を同時に駆動することもむろん可能である。

たとえば、p列目とq列目とr列目を同時に駆動したい時には、($1 \leq p \leq m$, $1 \leq q \leq m$, $1 \leq r \leq m$, $p < q < r$ とする)

電 極	印加電圧[V]
$E_1 \sim E_p$	VE
$E_{p+1} \sim E_q$	0
$E_{q+1} \sim E_r$	VE
$E_{r+1} \sim E_{m+1}$	0

または

電 極	印加電圧[V]
$E_1 \sim E_p$	0
$E_{p+1} \sim E_q$	VE
$E_{q+1} \sim E_r$	0
$E_{r+1} \sim E_{m+1}$	VE

で示されるような電圧を印加すればよい。また、たとえば全列を同時に駆動したい時には、E偶数→VE[V]、E奇数→0[V]又はE偶数→0[V]、E奇数→VE[V]のような電圧を印加すればよい。要するに、任意の素子列に駆動電圧VEを印加することは容易である。

[発明の効果]

以上説明した様に、本発明による電子線発生装置の配線手段を用いれば、従来と比較して多数の電子放出素子を微細なピッチで配列することが可能である。しかも、電極間の配線容量も大巾に小さくできるため、駆動も容易になる。

また、駆動回路との接続を、従来、2m本の電極で行なっていたのに対し、本発明の方法ではm+1本で行なうため、製造も容易になり、信頼性も向上する。

本発明は、表面伝導形放出素子もしくはこれと類似の電子放出素子を多数個備えた電子線発生装置に広く適用可能で、例えば、平板形CRT装置をはじめ、各種表示装置、記録装置、電子線描画装置等の広範囲の装置に適用することができる。

4. 図面の簡単な説明

第1図は本発明の電子線発生装置の一実施例を示す配線図、第2図はその走査回路を示す回路図、第3図および第4図は各々本発明の他の実施例を示す配線図および第5図は従来の電子線発生

第5図

